

Zerstörungsmechanismen in integrierten Schaltungen durch transiente elektromagnetische Feldimpulse kurzer Anstiegszeit

Dipl.-Ing. Michael Camp, Prof. Dr.-Ing. Heyno Garbe, Universität Hannover, Institut für Grundlagen der Elektrotechnik und Messtechnik, Appelstraße 9a, 30167 Hannover

Kurzfassung

Im Rahmen dieser Untersuchungen werden verschiedene mikroelektronische Schaltungen bezüglich ihrer Störfestigkeit bei Beaufschlagung mit transienten elektromagnetischen Feldimpulsen (EMP, UWB) getestet. Besonderes Augenmerk wird dabei auf den Einfluss der Schaltungstechnologie auf die Stör- und Zerstöreffekte gerichtet. Untersucht werden dazu zehn verschiedene Technologiefamilien (sechs TTL-Familien, vier CMOS-Familien). Die Analyse der Zerstörungen auf Chipebene wird mittels Rasterelektronenmikroskopie durchgeführt.

1 BEDROHUNGSGRÖßEN

Die Bedrohungsgrößen für Elektronikkomponenten bilden im Rahmen dieser Untersuchungen transiente Feldimpulse (EMP - Electromagnetic Pulse, UWB - Ultra Wide Band), die sich näherungsweise durch eine doppelte exponentielle Funktion mit den Impulsparametern t_r (Anstiegszeit) und t_{fwhm} (Impulslänge) approximieren lassen (Bild 1).

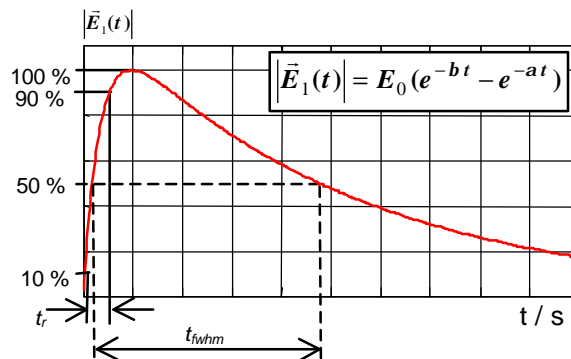


Bild 1 Doppelte exponentielle Feldimpuls

Fünf verschiedene Generatoren stehen zur Impulserzeugung zur Verfügung. Tabelle 1 zeigt die realisierbaren Impulsparameter.

Tabelle 1: realisierbare Impulsparameter

Generator	Anstiegszeit t_r	Impulslänge t_{fwhm}
UWB	100 ps	2.5 ns
EMP (fast)	1.5 ns	80 ns
EMP (medium)	5 ns	300 ns
UWB-slow EMP	500 ps - 10 ns	2.5 ns - 1600 ns
EMP (slow)	>10 ns	500 ns

2 MESSAUFBAU

Die Messungen werden durchgeführt mit Hilfe eines Outdoor-TEM-Wellenleiters [1] (Bild 2), sowie eines Indoor-TEM-Wellenleiters [2] (Bild 3) am Wehrwissenschaftlichen Institut für Schutztechnologien - ABC-Schutz der Bundeswehr in Munster.

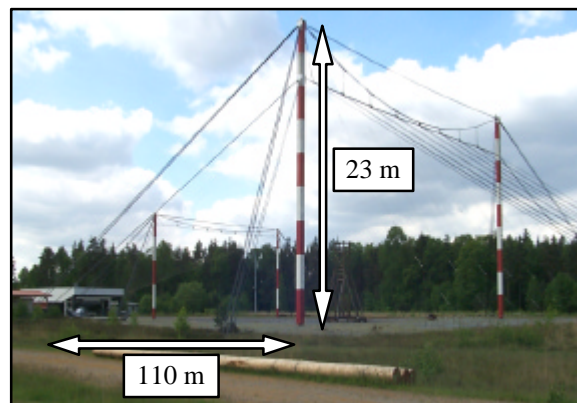


Bild 2 Outdoor-TEM-Wellenleiter



Bild 3 Indoor-TEM-Wellenleiter

Um verschiedene Elektronikkomponenten mit geringem Hardwareaufwand zu untersuchen, wird für alle Testschaltungen ein modulares Konzept realisiert [3] (Bild 4). Integrierte Schaltungen, Stromversorgungen und Lastimpedanzen bestehen aus separaten Baugruppen und können mittels Flachbandkabeln beliebig kombiniert werden. Zudem lassen sich mit diesem Konzept auf einfache Art und Weise beliebige Koppellängen durch Auswechseln der entsprechenden Flachbandkabel realisieren. Die Überwachung der Systemzustände erfolgt mittels LEDs oder Glasfaserleitungen, um Einkopplungen in Monitorleitungen und daraus resultierende Systemausfälle zu vermeiden.

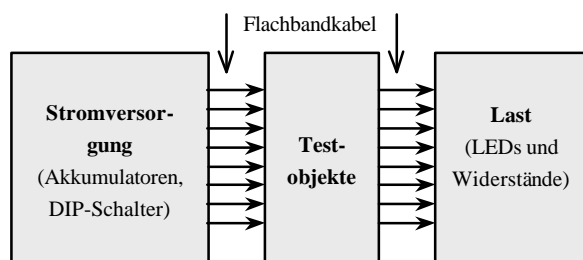


Bild 4 Messaufbau - Prinzip

Bild 5 zeigt beispielhaft eine Testanordnung zur Untersuchung der Empfindlichkeit integrierter Schaltungen. Die Anordnung besteht aus drei separaten Platinen mit jeweils zehn identischen, voneinander galvanisch getrennten Kanälen, um Bauelemente gleichen Typs oder gleicher Funktion aber verschiedener Technologie simultan untersuchen zu können. Jeder Kanal

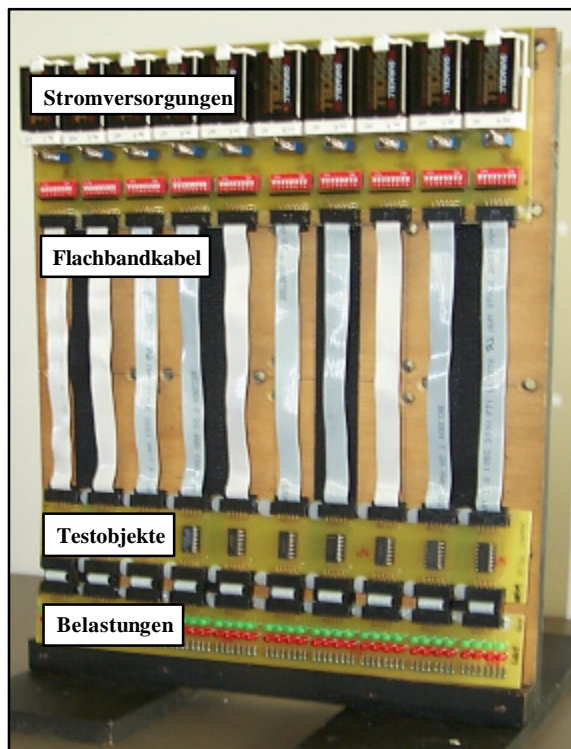


Bild 5 Messaufbau - Realisierung

besitzt eine separate Stromversorgung, die eigentliche Testschaltung, sowie eine Lastimpedanz. Diese Komponenten werden mittels Flachbandkabeln variabler Länge miteinander verbunden.

3 SCHADENSMECHANISMEN

3.1 Zerstörungseffekte

Die mikroskopische Untersuchung der Schadensmechanismen zeigt prinzipiell drei verschiedene Zerstörungseffekte (Bild 6) [4].

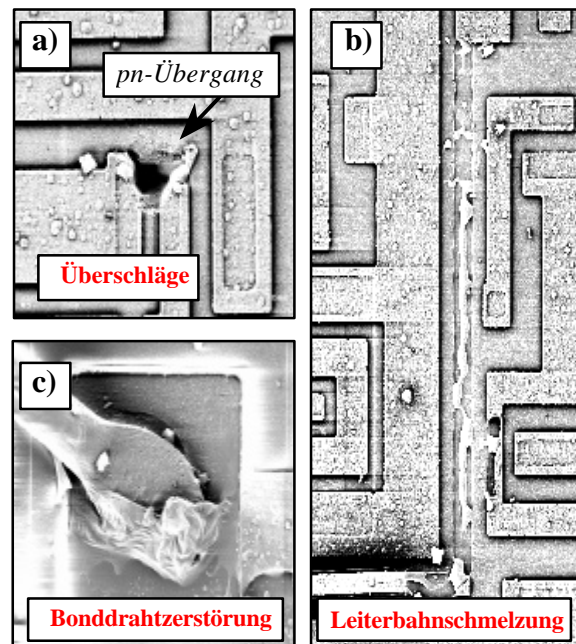


Bild 6 Zerstörungseffekte

Bei langsamer Erhöhung der Spitzenfeldstärke der elektromagnetischen Feldimpulse treten zunächst Bauteilzerstörungen auf dem Chip, hervorgerufen durch Überschlagerscheinungen auf (Stufe 1). Eine Erhöhung der Feldstärke führt dann zu zusätzlichen Leiterbahnaufschmelzungen ohne Beteiligung von Über-

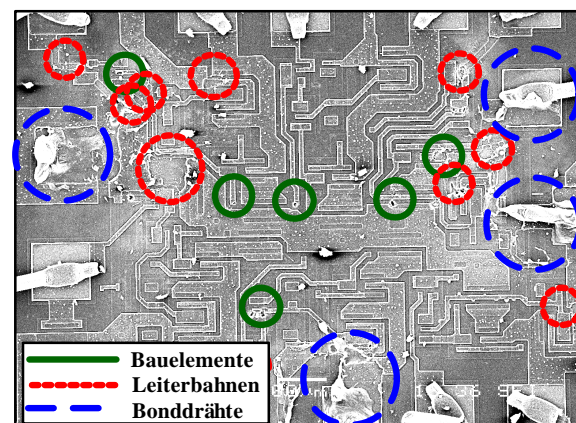


Bild 7 NAND mit multiplen Bauelement-, Leiterbahn- und Bonddrahtzerstörungen

schlagserscheinungen (Stufe2). Weiteres Ansteigen der Feldstärke führt dann zum Abschmelzen der Bonddrähte an den Anschlußpads (Stufe 3) einhergehend mit multiplen Zerstörungen von Bauelementen durch Überschlagerscheinungen und Leiterbahnaufschmelzungen. Bild 7 zeigt ein NAND in S-TTL-Technik mit multiplen Bauteilzerstörungen, Leiterbahnaufschmelzungen und Bonddrahtzerstörungen nach Beaufschlagung mit einem EMP ($t_r = 7,5$ ns, $t_{fwhm} = 180$ ns). Ähnliche Ergebnisse zeigt die Untersuchung von Inverterbausteinen in TTL-Technik. Bild 8 zeigt die Zerstörungsrate DFR [4], aufgeteilt in Bauteilzerstörungen durch Überschlagerscheinungen, Leiterbahnaufschmelzungen und Bonddrahtzerstörungen von vier TTL-Familien. Prinzipiell treten zuerst Bauteilzerstörungen auf, gefolgt von Leiterbahnaufschmelzungen und Bonddrahtzerstörungen.

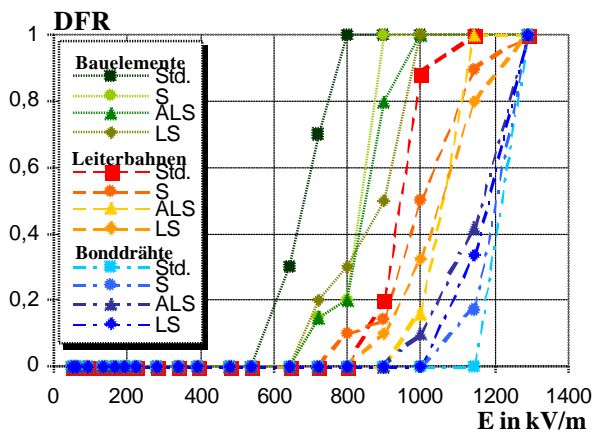


Bild 8 DFR von TTL-NANDs aufgeteilt nach Bauelementzerstörung, Leiterbahnaufschmelzung und Bonddrahtzerstörung

3.2 Bauteilzerstörungen

Abhängig von Technologie und Layout (und damit vom Hersteller) treten eine Vielzahl verschiedener

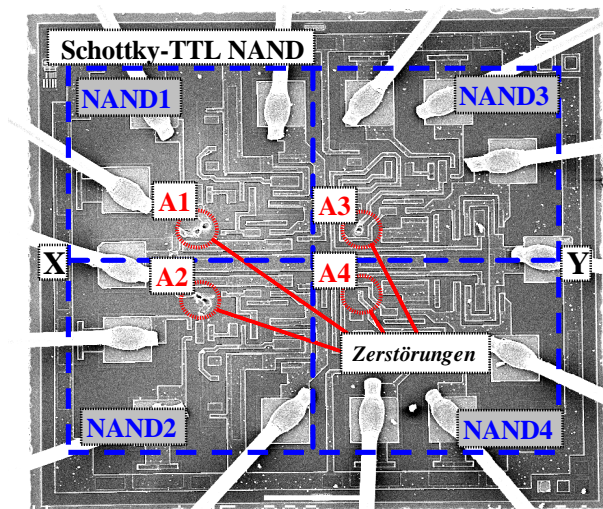


Bild 9 S-TTL NAND mit Bauteilzerstörungen

Bauteilzerstörungen auf. Bild 9 zeigt beispielhaft einen 74S00 TTL-NAND-Baustein mit vier Bauteilzerstörungen durch Überschlagerscheinungen nach Beaufschlagung mit einem EMP ($t_r = 7,5$ ns, $t_{fwhm} = 180$ ns) bei einer Amplitude von 650 kV/m. Es kam hierbei zu keiner Bonddrahtzerstörung oder Leiterbahnaufschmelzung.

Bauelemente vom Typ 74xx00 bestehen prinzipiell aus vier separaten NAND-Gattern mit gemeinsamen Masse und VCC-Pins. NAND 1 und 2 bzw. NAND 3 und 4 nach Bild 9 besitzen ein spiegelsymmetrisches Layout bezüglich der Achse x-y. Sowohl bei NAND 1 und 2 wie auch bei NAND 3 und 4 hat ein identischer Zerstörungseffekt (Bauelementzerstörung durch Überschlagerscheinung) stattgefunden. Bild 10 und 11 zeigen beispielhaft die Zerstörungen von NAND 1 und 2. Zwischen den Punkten P1 und P2 hat ein Spannungsüberschlag stattgefunden, der die angeschlossenen Widerstände R1 und R2 in Mitleidenschaft gezogen hat.

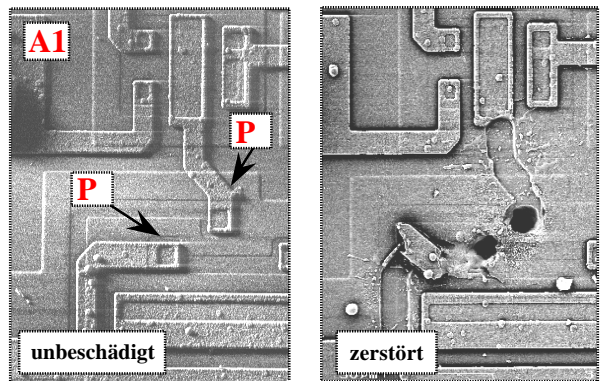


Bild 10 Schottky TTL NAND Gatter, Zerstörung A1 im Detail

Die Tatsache, dass bei dieser Form des Layouts prinzipiell Überschläge zwischen den Punkten P1 und P2 aufgetreten sind zeigt, dass bei dem verwendeten Testsetup der geringe Abstand der Leiter an den Punkten P1 und P2 die empfindlichste Stelle des Bauteils charakterisiert.

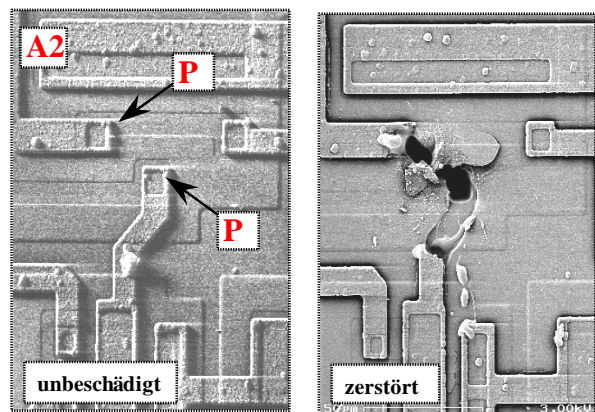


Bild 11 Schottky TTL NAND Gatter, Zerstörung A2 im Detail

Bild 12 zeigt den Schaltplan eines Schottky TTL NANDs nach Bild 9. Der Überschlag von NAND 1 und 2 fand an der markierten Stelle von P1 nach P2 statt und schädigte die Widerstände R1 und R2.

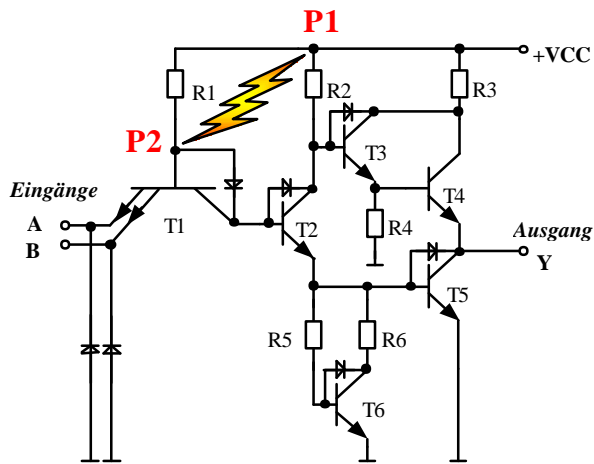


Bild 12 Schottky TTL NAND - Schaltplan

NAND 3 und 4 weisen ein verändertes Layout bezüglich NAND 1 und 2 auf. Entsprechend hat ein Überschlagseffekt an anderer, jedoch bei NAND 3 und 4 an identischer Stelle stattgefunden.

Ähnliche Bauteilzerstörungen durch Überschlagseffekte wurden bei den anderen untersuchten Technologiefamilien festgestellt.

3.3 Leiterbahnaufschmelzungen

Wird die Amplitude des elektromagnetischen Feldimpulses erhöht, treten neben Durchschlagserscheinungen zudem Leiterbahnaufschmelzungen auf, die nicht durch Überschlagserscheinungen hervorgerufen werden. Bild 13 zeigt verschiedene Leiterbahnaufschmelzungen nach Beaufschlagung mit einem EMP ($t_r = 7,5 \text{ ns}$, $t_{fwhm} = 180 \text{ ns}$).

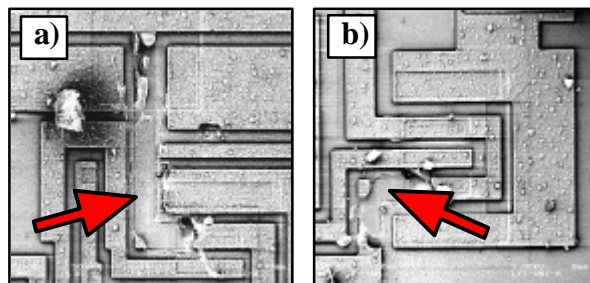


Bild 13 Leiterbahnaufschmelzungen

3.4 Bonddraht-Zerstörungen

Bei weiterer Erhöhung der Feldstärke treten neben Bauteilzerstörungen durch Überschläge und Leiterbahnaufschmelzungen zudem Bonddraht-Zerstörungen in Erscheinung. Die Abschmelzung erfolgt überwie-

gend an den Anschlusspads ähnlich den Leiterbahnaufschmelzungen. Bild 14 zeigt zum Einen ein halb abgelöstes Bondpad (a) sowie einen vollständig abgelösten Bonddraht (b).

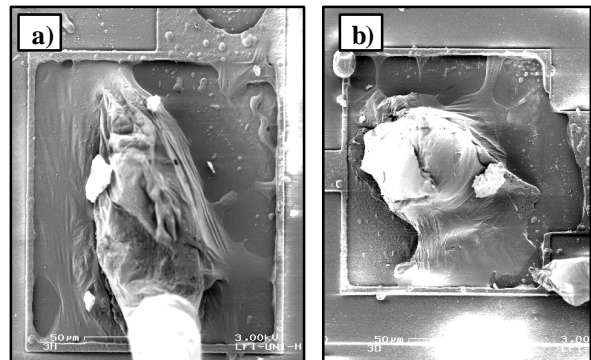


Bild 14 Zerstörung von Bonddrähten

4 Reproduzierbarkeit der Zerstörungserscheinungen

Die Reproduzierbarkeit der Zerstörungseffekte hat sich bei dem im Rahmen dieser Untersuchung verwendeten Testverfahren als sehr groß herausgestellt [5]. Beispielhaft wird im Folgenden eine Gegenüberstellung der Zerstörungen zweier NAND-Bausteine (HD7400) gleicher Technologie (Standard-TTL) und gleichen Herstellers (Hitachi) nach Beaufschlagung mit einem EMP ($t_r = 7,5 \text{ ns}$, $t_{fwhm} = 180 \text{ ns}$) dargestellt. Bild 15 und 16 zeigen die Bauelemente im Vergleich. Beide Schaltungen weisen insgesamt elf Zerstörungen der Stufen 1 und 2 auf. Sowohl Überschlagserschei-

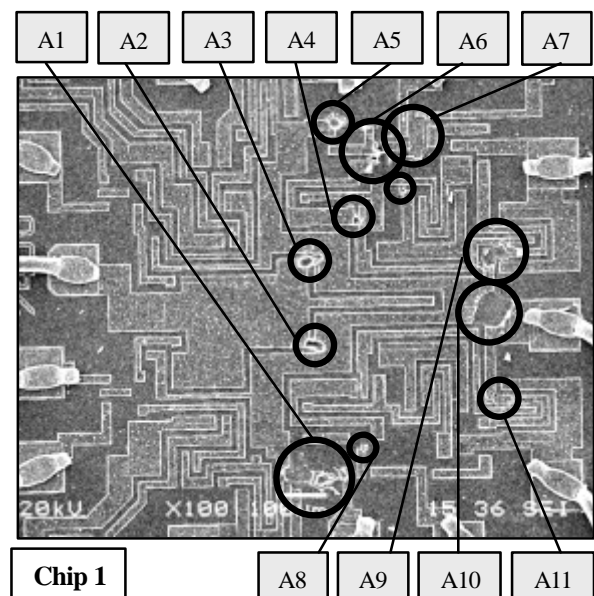


Bild 15 Zerstörungen - Chip 1

nungen wie auch Leiterbahnaufschmelzungen sind hierbei nahezu völlig identisch aufgetreten. In Bild 17 sind Detailaufnahmen von sechs Störstellen der be-

trachteten Bauelemente im direkten Vergleich dargestellt.

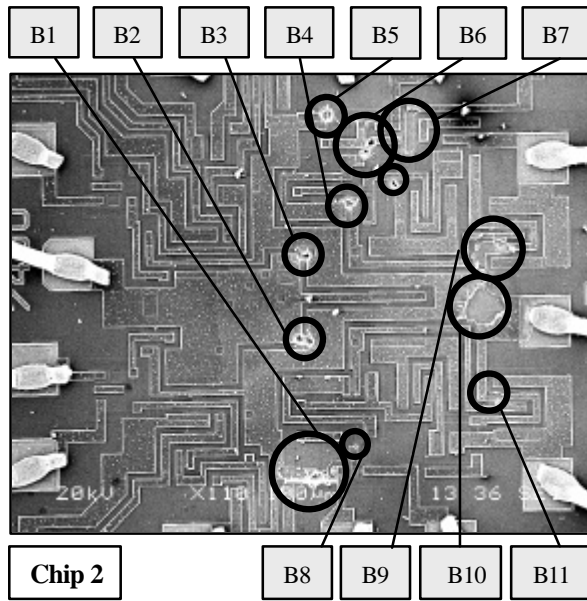


Bild 16 Zerstörungen - Chip 2

schiedenen Stellen des gleichen pn-Überganges statt. Die Störstellen A9 und A10 bzw. B9 und B10 zeigen großflächige Leiterbahnaufschmelzungen in unmittelbarer Nähe des Masseanschlusses. Mehrfache Beschädigungen der Multimittertransistoren, die die logische Verknüpfung realisieren, zeigen die Störstellen A5-A7 bzw. B5-B7.

Die hohe Reproduzierbarkeit der Zerstörungseffekte, die bei einfach integrierten Schaltungen beobachtet wurde, ist gleichermaßen bei hochintegrierten Schaltungen realisierbar, sofern alle Randbedingungen (Ausrichtung der Testobjekte im Feld, Impulsparameter, usw.) unverändert beibehalten werden. In diesen Untersuchungen werden unter anderem die Ausfallerscheinungen verschiedener PC-Technologie-generationen einander gegenübergestellt [6]. Dabei findet die Beaufschlagung mit elektromagnetischen Feldimpulsen ohne externe Schirmung (Gehäuse) statt. Die Testobjekte werden zudem lediglich in einer Minimalkonfiguration bestehend aus Mainboard, Prozessor, Arbeitsspeicher, ISA-Monitorkarte und Akkumulatorstromversorgung betrieben (Bild 18).

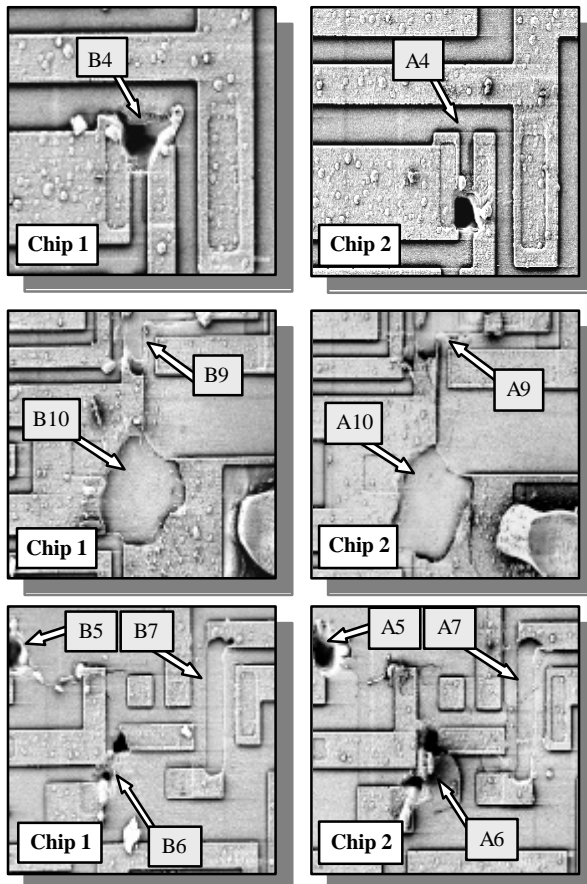


Bild 17 Zerstörungen im Vergleich

Störstelle A4 bzw. B4 zeigt eine Überschlagerscheinung am Verstärkungstransistor T2 (vgl. Bild 12). Der Überschlag erfolgte bei beiden Bauelementen am Basis-Emitter-pn-Übergang. Aufgrund statistischer Fertigungstoleranzen fand der Überschlag jedoch an ver-

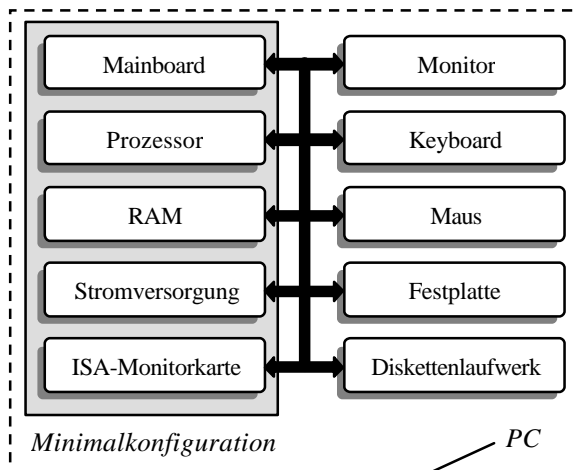


Bild 18 Personal Computer Minimalkonfiguration

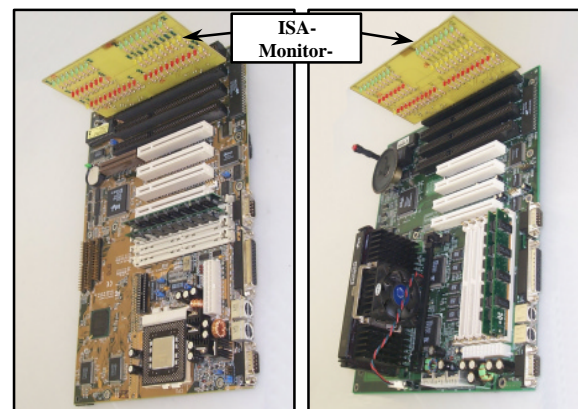


Bild 19 Personal Computer Minimalkonfiguration
Die speziell für diese Untersuchungen entwickelte ISA-Monitorkarte erlaubt die einfache visuelle Über-

wachung der Systemzustände und Ausfallerscheinungen während der Versuchsreihen. Bild 19 zeigt zwei Testsysteme in der Minimalkonfiguration mit implementierter ISA-Monitorkarte.

Bild 20 und Bild 21 zeigen beispielhaft jeweils vier Störstellen der Stufen 1 und 2 an vier verschiedenen PC-Prozessoren gleichen Typs (Intel 80486-DX2-66). Deutlich zu erkennen ist die sehr hohe Reproduzierbarkeit der Zerstörungen.

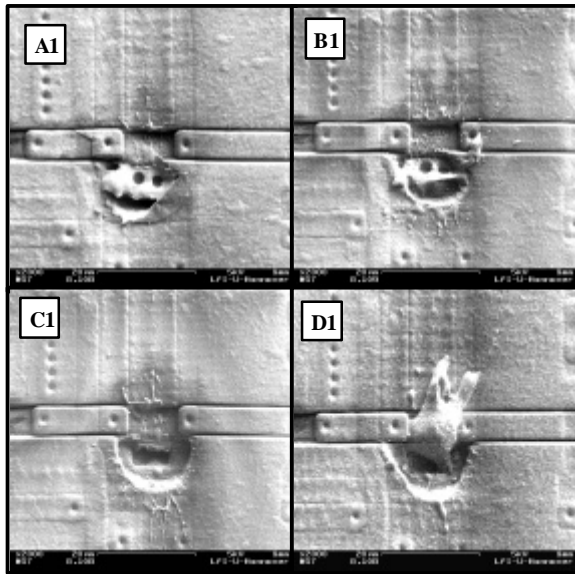


Bild 20 Zerstörungen der Stufe 1 im Vergleich

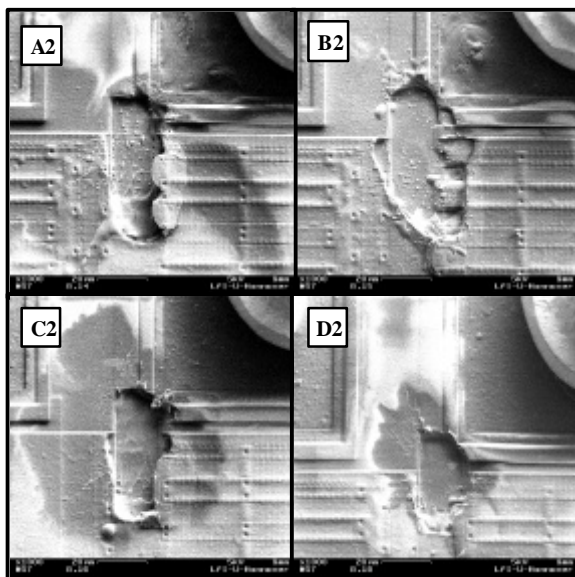


Bild 21 Zerstörungen der Stufe 2 im Vergleich

5 ZUSAMMENFASSUNG

Die Untersuchung der Empfindlichkeit elektronischer Bauelemente aus zehn verschiedenen Technologiefamilien bei Beaufschlagung mit transienten Feldimpulsen doppeltexponentieller Form hat gezeigt, dass sich die Zerstörungseffekte in drei Gruppen einteilen las-

sen. Bei Ansteigen der Feldstärke treten zunächst Bauteilzerstörungen durch Überschlagseffekte auf (Stufe 1). Weiteres Erhöhen der Feldstärke führt zudem zu zusätzlichen Leiterbahnaufschmelzungen ohne Beteiligung von Überschlagserscheinungen (Stufe 2). Eine noch weitere Vergrößerung der Feldstärke bewirkt schließlich die Zerstörung von Bonddrähten, wobei die Aufschmelzung in erster Linie direkt an den Bondpads beginnt (Stufe 3).

Die Reproduzierbarkeit der Zerstörungen hat sich zudem als ausgesprochen hoch herausgestellt. Sowohl bei einfach strukturierten Bauelementen wie auch bei hochintegrierten Strukturen sind nahezu identische Zerstörungerscheinungen realisierbar.

Die dargestellten Arbeiten sind Teil der Studie E/E590/Y5140 "Empfindlichkeit von Elektronik gegen EMP und UWB Phase II", die durch das Wehrwissenschaftliche Institut für Schutztechnologien - ABC-Schutz in Munster beauftragt wurde.

6 LITERATUR

- [1] D.Nitsch, J.Schlüter, H.J.Kitschke, "Generierung und Vorteile von Ultrawideband-Impulsen", EMV-Symposium BAKWVT 1999, Mannheim, Deutschland
- [2] C.Braun, "Aufbau eines breitbandigen Wellenleiters für NEMP Modell Simulationen", Fraunhofer Inst. für Naturwissenschaftliche Trendanalysen, Euskirchen, Bericht Okt. 84
- [3] M.Camp, H.Garbe, D.Nitsch, „UWB and EMP Susceptibility of Modern Electronics“, 2001 IEEE International Symposium on Electromagnetic Compatibility, Kanada, Montreal 2001, August 13-17, IEEE Catalogue Number: 01CH37161, ISBN: 0-7803-6569-0, pp. 1015-1020
- [4] M.Camp, H.Garbe, D.Nitsch, „Influence of the Technology on the Destruction Effects of Semiconductors by Impact of EMP and UWB Pulses“, 2002 IEEE International Symposium on Electromagnetic Compatibility, USA, Minneapolis 2002, August 19-23, ISBN: 0-7803-7265-6, pp. 87-92
- [5] M.Camp, H.Garbe, „Reproducibility of the Destruction Effects in integrated Circuits“, International Symposium on Electromagnetic Compatibility, Sendai - Japan 2004, June 1-4, ISBN: 4-88552-205-6, pp. 437-440
- [6] M.Camp, H.Garbe, „Influence of Operation- and Program-States on the Breakdown Effects of Electronics by Impact of EMP and UWB“, 2003 IEEE International Symposium on Electromagnetic Compatibility, Türkei, Istanbul 2003, May 11-16, IEEE Catalogue Number: 03EX666C, ISBN: 0-7803-7780-X